

Р.Р. Хантимиров

(г. Казань, Казанский национальный исследовательский технический университет им. А.Н.Туполева-КАИ)

**МЕТОДИКА АНАЛИЗА ЦЕЛОСТНОСТИ СИГНАЛА  
В МЕЖСОЕДИНЕНИЯХ ПЕЧАТНЫХ ПЛАТ  
ЭЛЕКТРОННЫХ СРЕДСТВ**

**METHOD FOR ANALYZING SIGNAL INTEGRITY IN INTERCONNECTS  
OF PRINTED CIRCUIT BOARDS OF ELECTRONIC DEVICES**

*Рассматривается проблема нарушения целостности сигнала, вызванные электромагнитными помехами. Описана методика анализа целостности сигнала в межсоединениях печатных плат электронных средств, а также приведен пример с помощью IBIS-моделей и программного обеспечения HyperLyns SI.*

*This paper deals with the problem of signal integrity violations caused by electromagnetic interference. This paper describes a method for analyzing signal integrity in interconnects of printed circuit boards of electronic devices, and also provides an example using IBIS models and HyperLyns SI software.*

*Ключевые слова: целостность сигнала, отражающие сигналы, перекрестные помехи, задержки сигнала, IBIS-модели.*

*Keywords: signal integrity, reflective signals, crosstalk, signal delays, IBIS models.*

Основная задача анализа целостности сигнала в межсоединениях печатной платы заключается в выявлении на этапе проектирования электромагнитных помех, для дальнейшего их устранения.

Целостный сигнал — это сигнал с четкими и быстрыми переходами, стабильными и четкими логическими уровнями, точными соотношениями во времени. Электромагнитные помехи являются главным фактором, влияющим на целостность сигнала.

Существует три основных помехи:

- 1) Задержка сигнала - это время, за которое сигнал доходит от передатчика до приемника. Причиной это задержки являются физические свойства трасс.
- 2) Отражающие сигналы. Они возникают, если сигнал, который распространяется по линии передачи, встретит изменение волнового сопротивления, из-за чего некоторая часть сигнала отразится, а форма прошедшей части сигнала будет искажена.
- 3) Перекрестные помехи - это любые явления, в которых сигнал, переданный по одной линии канала связи, создаёт нежелательный эффект в другой линии.

Для анализа целостности сигнала широко используют IBIS модели. IBIS (Input/Output Buffer Information Specification) — спецификация, описывающая входные и выходные буферы интегральных схем, стандартизованная EIA и ANSI (656-A).

IBIS-модель содержит информацию, относящуюся к цифровым буферам кристалла микросхемы. Анализ целостности сигнала делится на два этапа: предтопологический и посттопологический анализ.

Предтопологический анализ включает в себя предварительное исследование системы на наличие в ней проблем с целостностью сигналов.

Посттопологический анализ включает в себя максимально полное исследование системы на наличие проблем целостности сигналов с учетом реальной трассировки.

Методика анализа целостности сигнала делится на этапы.

- 1) Эквивалентное построение схемы межсоединений.
- 2) Выбор IBIS-модели для каждого элемента.
- 3) Корректировка настроек для получения читаемых осциллограмм.
- 4) Анализ полученных осциллограмм на выявление электромагнитных помех.
- 5) Исправление выявленной ошибки.

Для данной работы приведен пример предтопологического анализа целостности с использованием DDR MT46V16V8 и контроллера FF896

1. Была спроектирована схема для дальнейшего предтопологического анализа целостности сигнала (рис. 1).

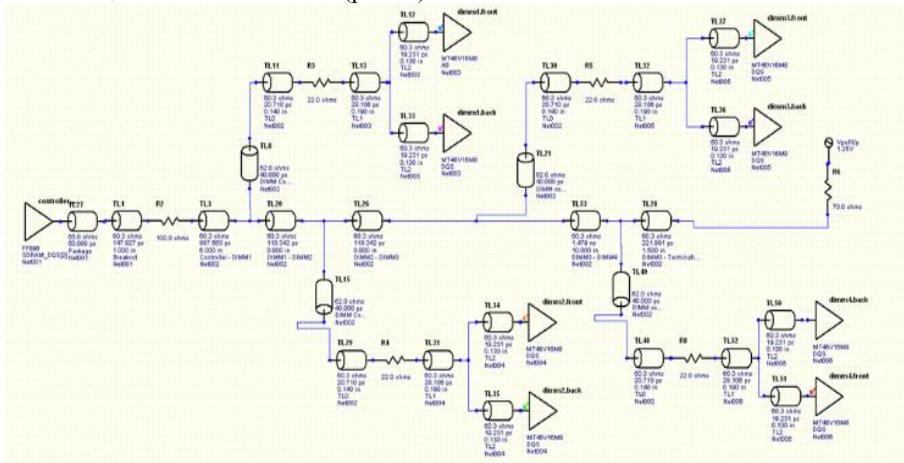
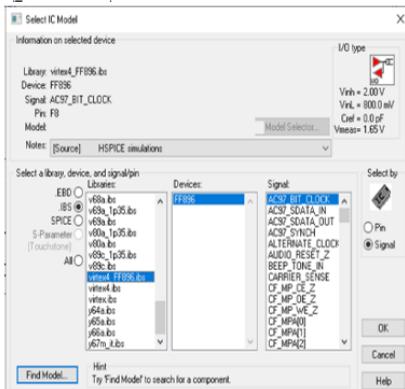
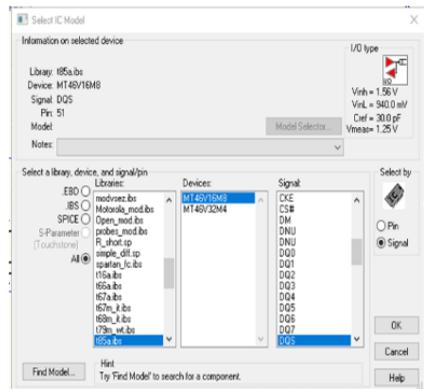


Рис. 1. Схема с MT46V16V8.

2. Чтобы приступить к анализу целостности сигнала необходима для каждого элемента выбрать подходящую IBIS-модель. Для контроллера FF896 выбираем модель `virtex_FF896.ibs` (рис. 2а) для элемента MT46V16V8 выбираем модель `t85a.ibs` (рис.2 б).



а)



б)

Рис. 2. Выбор IBIS – модели для: а – FF896; б – MT46V16V8

3. После того как на все элементы были выбраны IBIS – модели необходимо изменить некоторые параметры для более удобного анализа. Затем запускаем симулятор (рис. 3).

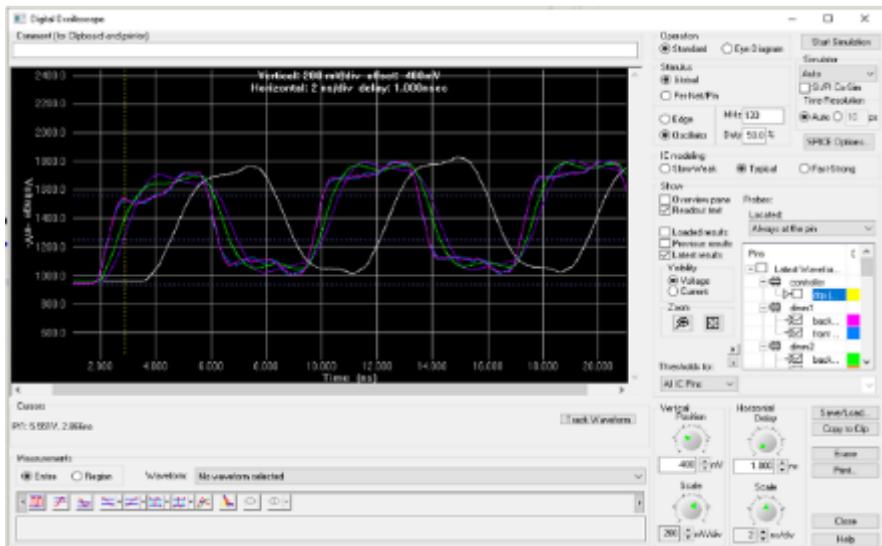


Рис. 3. Digital Oscilloscope

4. Из рис.3. видно, что фронт волны dimm4.back и dimm4.front опаздывает на почти 2 нс. Чтобы это исправить необходимо взглянуть на схему. Можно обратить внимание на трансмиссионную линию TL53, значение Delay (задержка) = 1.5 нс.

5. Для того чтобы уменьшить задержку уменьшим значение Length до 0.8. После чего задержка стала 118.3 пкс.

После изменений параметров трансмиссионной линии TL53, проведем повторную симуляцию и увидим, как поменялись волны (рис. 4).

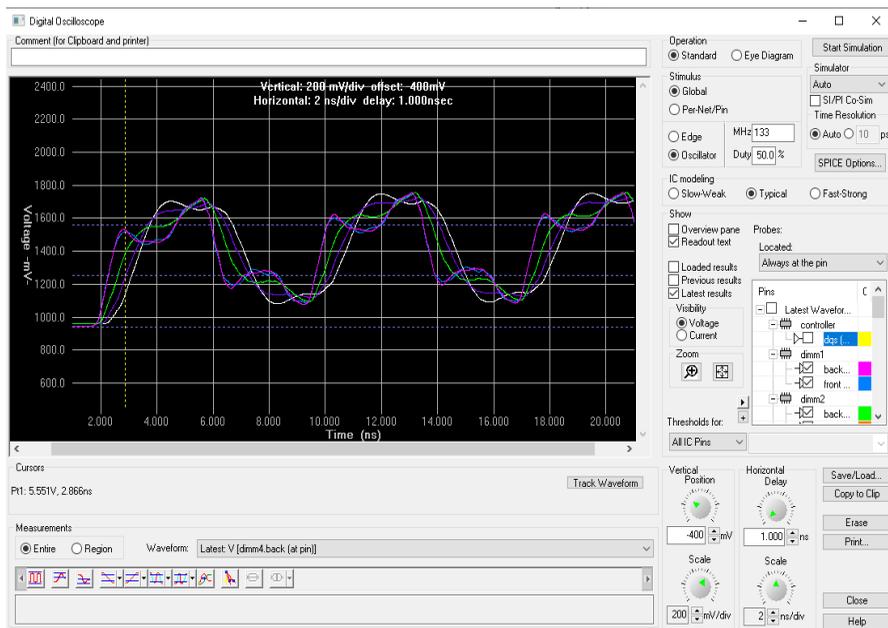


Рис. 4. Повторная симуляция

Повторив симуляцию, после изменений некоторых параметров видим, что фронт волны волн dimm4.back и dimm4.front нормализовался.

**Выводы.** В данной работе было проведено исследование анализа целостности сигнала в межсоединениях печатной платы, использование IBIS – моделей для анализа сигнала. Был проведен предтопологический анализ с использованием DDR MT46V16V8 и контроллера FF896, в ходе чего была выявлена задержка сигнала, которая нарушала целостность сигнала.

### Список литературы

1. Кечиев, Л. Н. IBIS-модели и их применение в задачах ЭМС/ Л. Н. Кечиев., Н. В. Лемешко. – М.: Изд-во Грифон, 2016 – 18 с.
2. Кечиев, Л.Н. Анализ целостности сигналов в САПР печатных плат/ Л.Н. Кечиев, А.И. Феоктистов, Н.С. Фомичева. – М.: МИЭМ, 2006 – 54с.

Материал поступил в редколлегию 20.10.20.